REPUBLIK INDONESIA
KEMENTERIAN HUKUM DAN HAK ASASI MANUSIA

SERTIFIKAT PATEN SEDERHANA

Menteri Hukum dan Hak Asasi Manusia atas nama Negara Republik Indonesia berdasarkan Undang-Undang Nomor 13 Tahun 2016 tentang Paten, memberikan hak atas Paten Sederhana kepada:

Nama dan Alamat Pemegang Paten :

1. ACHMAD WAHYUDI
   Jl. Diponegoro 227, RT 002/RW 011, Kel. Lawang, Kec. Lawang, Kabupaten Malang, Malang, Indonesia,
2. FELIX PASILA
   Gayungsari 10/64, RT 001/ RW 005, Kel. Gayungan, Kec. Gayungan Surabaya, 60235, Indonesia
3. ANDY HANSA TAMSIR
   Jl. Madiun No. 19 TM. Menteng Lippo CKR, RT 001/RW 007, Kel. Cibatu, Kec. Cikarang Selatan, Kabupten Bekasi, Bekasi, Indonesia
4. ZAHRUN ARBAIDI
   Dusun Puncangsari Barat RT 000/ RW 000, Kel. Sandik, Kec. Batu Layar, Kab. Lombok Barat, Nusa Tenggara Barat, Mataram, Indonesia

Untuk Invensi dengan Judul : BATTERY MANAGEMENT SYSTEM (BMS) PADA SMART CHARGER UNTUK PENGISIAN CEPAT BATERAI

Inventor : Achmad Wahyudi, Andy Hansa Tamsir, Felix Pasila, Zahrun Arbaidi

Tanggal Penerimaan : 30 Januari 2018
Nomor Paten : IDS000002605
Tanggal Pemberian : 07 Oktober 2019

Perlindungan Paten Sederhana untuk invensi tersebut diberikan untuk selama 10 tahun terhitung sejak Tanggal Penerimaan (Pasal 23 Undang-Undang Nomor 13 Tahun 2016 tentang Paten).

Sertifikat Paten Sederhana ini dilampiri dengan deskripsi, klaim, abstrak dan gambar (jika ada) dari invensi yang tidak terpisahkan dari sertifikat ini.

a.n. MENTERI HUKUM DAN HAK ASASI MANUSIA
DIREKTUR JENDERAL KEKAYAAN INTELEKTUAL

Dr. Freddy Harris, S.H., LL.M., ACCS.
NIP. 196611181994031001

(12) **PATEN INDONESIA**

(19) **DIREKTORAT JENDERAL KEKAYAAN INTELEKTUAL**

(11) **IDS000002605 B**

(45) **07 Oktober 2019**

(51) Klasifikasi IPC[8] : H 02J 7/00(2006.01)

(21) No. Permohonan Paten : SID201800723

(22) Tanggal Penerimaan: 30 Januari 2018

(30) Data Prioritas :
(31) Nomor (32) Tanggal (33) Negara

(43) Tanggal Pengumuman: 11 Mei 2018

(56) Dokumen Pembanding:
US 5,296,797 A
"Sinusoidal PWM Controller of Voltage Source Inverter For Better Efficiency of Three Phase Induction Motor" oleh Chew Hong Ping, University Malaysia Pahang, Juni 2013, diperoleh di laman https://pdfs.semanticscholar.org/ecf5/3571445392877918b5b6147c9070398379de.pdf.

(71) Nama dan Alamat yang Mengajukan Permohonan Paten :
1. ACHMAD WAHYUDI
Jl. Diponegoro 227, RT 002/RW 011, Kel. Lawang, Kec. Lawang, Kabupaten Malang, Malang, Indonesia,
2. FELIX PASILA
Gayungsari 10/64, RT 001/ RW 005, Kel. Gayungan, Kec. Gayungan Surabaya, 60235, Indonesia
3. ANDY HANSA TAMSIR
Jl. Madiun No. 19 TM. Menteng Lippo CKR, RT 001/RW 007, Kel. Cibatu, Kec. Cikarang Selatan, Kabupten Bekasi, Bekasi, Indonesia
4. ZAHRUN ARBAIDI
Dusun Puncangsari Barat RT 000/ RW 000, Kel. Sandik, Kec. Batu Layar, Kab. Lombok Barat, Nusa Tenggara Barat, Mataram, Indonesia

(72) Nama Inventor :
Achmad Wahyudi, ID
Felix Pasila, ID
Andy Hansa Tamsir, ID
Zahrun Arbaidi, ID

(74) Nama dan Alamat Konsultan Paten :
Nugraha Pratama Adhi, S.T.
541-2011
Perum Gunungsari Indah
S/18, Surabaya, 60223,
INDONESIA

Pemeriksa Paten : Faisal Syamsuddin, S.T., M.T.

Jumlah Klaim : 1

(5 nvensi : BATTERY MANAGEMENT SYSTEM (BMS) PADA SMART CHARGER UNTUK PENGISIAN CEPAT BATERAI

(57

nvensi ini berhubungan dengan *battery management system* (BMS) pada *smart charger* untuk pengisian cepat baterai yang terdiri prosesor, suatu memori yang terhubung dengan prosesor tersebut, suatu bagian Input-Output (I/O) yang terhubung dengan generator pulsa SPWM *(sinusoidal pulse width modulation)*; suatu *Boost Converter* yang terhubung dengan bagian Input- an terhubung dengan sumber tegangan dan arus dan baterai. Prosesor tersebut mengendalikan pulsa-pulsa SPWM dari SPWM untuk pengisian cepat baterai. Kelebihan dari BMS ini dapat digunakan untuk semua jenis baterai. Lebih lanjut baterai yang diisi ulang tidak cepat panas sehingga menambah daya tahan baterai.

Deskripsi

BATTERY MANAGEMENT SYSTEM (BMS) PADA SMART CHARGER UNTUK PENGISIAN CEPAT BATERAI

Bidang Teknik Invensi

Invensi ini berhubungan dengan suatu *battery management system* (BMS) pada *smart charger* untuk pengisian baterai.

Latar Belakang Invensi

Energi listrik dari energi terbarukan pada pembangkit listrik mandiri disimpan pada baterai. Sehingga, diperlukan manajemen pengisian *(charging)* dan pengosongan *(discharging)* baterai ke beban. Manajemen baterai dan beban mengatur konfigurasi switch proses pengisian dan pengosongan baterai untuk menghindari baterai *over-charged* dan *over-discharged*, yang berpengaruh pada umur *(lifetime)* baterai.

Battery Management System (BMS) adalah suatu perangkat elektronik yang berfungsi untuk memanajemen sebuah baterai khususnya pada saat dilakukan isi ulang. BMS dapat memantau kondisi dari baterai melalui beberapa input seperti tegangan dari masing-masing sel baterai, sensor suhu atau *temperature* dari tiap masing-masing sel baterai, arus yang masuk ke baterai, *State of Charge* (SOC) atau *Depth of Discharge* (DOD) yang mengidentifikasikan level/tingkat pengisian daya pada baterai, *State of Health* (SOH) adalah penunjukan kondisi baterai melalui beberapa macam pengukuran terhadap baterai, *air flow* adalah indikasi udara pendingin suhu baterai. Selain hal-hal tersebut BMS juga dapat melakukan perhitungan dengan dasar seperti yang diuraikan sebelumnya untuk dianalisa, seperti pengisian arus maksimum sebagai nilai batasan arus pengisian atau *Charge Current Limit* (CCL), arus pengosongan maksimum sebagai nilai

batasan arus pengosongan, total energi yang dikirimkan sejak pertama kali dioperasikan dna total lamanya waktu operasi baterai sejak pertama kali di operasikan. BMS yang baik harus memiliki fungsi menjaga keamanan, menentukan dan memprediksi keadaan baterai, mengendalikan pengisian dan pengosngan baterai, mengatur keseimbangan sel baterai, manajemen panas, memberikan informasi mengenai status dan kondisi baterai pada pengguna, dan memperkirakan masa hidup baterai.

Dengan melihat banyaknya keuntungan dalam menggunakan BMS maka saat ini sebagian besar alat pengisi ulang *(charger)* baterai telah menggunakan BMS sebagai salah satu perangkatnya. Namun demikian penggunaan BMS masih belum optimal, hal ini disebabkan masih mahalnya komponen-komponen yang membentuk rangkaian BMS dengan memenuhi fungsi-fungsi tersebut diatas. Penggunaan BMS masih terbatas hanya untuk baterai lithium saja.

Selanjutnya invensi yang diajukan ini dapat mengatasi permasalahan yang dikemukakan di atas dengan BMS dapat digunakan untuk semua jenis baterai pada saat melakukan isi ulang. Dengan optimalnya BMS pada invensi ini maka baterai yang diisi ulang tidak cepat panas sehingga menambah daya tahan baterai.

Uraian Singkat Invensi

Untuk mencapai tujuan yang dijelaskan di atas, invensi ini bertujuan untuk menyediakan suatu *battery management system* (BMS) pada *smart charger* untuk pengisian baterai yang memiliki kelebihan-kelebihan dibandingkan dengan sebelumnya. *Battery management system* (BMS) tersebut terdiri dari suatu prosesor, suatu memori yang terhubung dengan prosesor tersebut, suatu bagian Input-Output (I/O) yang terhubung dengan memori dan generator pulsa SPWM *(sinusoidal pulse width modulation)*; suatu *Boost Converter* yang terhubung dengan bagian Input-Output (I/O) dan terhubung dengan sumber tegangan dan arus dan baterai.

Prosesor tersebut mengendalikan pulsa-pulsa SPWM dari generator pulsa SPWM untuk pengisian cepat baterai.

Masih tujuan dari invensi ini adalah menyediakan suatu metode *battery management system* yang terdiri dari Start-Device reset, jika data korelasi parsial terdeteksi oleh perangkat reset dan data dikirim ke *generated active* RAM (*Random Access Memory*), *checksum value* dan hasil keluaran *checksum RAM* dibandingkan dengan *checksum* yang tersimpan sebelumnya (*stored checksum*) jika nilai *checksum* tidak sesuai, RAM akan diinisialisasi ulang (reset total) *Re-Initialize* (all RAM) *checksum* yang tersimpan akan diperbarui setiap kali RAM diubah. Apabila seluruh *checksum match* maka data akan diinisialisasi *threshold selector*, VTSB di non aktifkan dan CHGST detector diaktifkan serta melepaskan penunda waktu dan menyalakan waktu tunggu 50ms. Pengaturan VTSB Aktif dan menon aktifkan detektor *logic CHGST*, menghitung selisih *threshold selector restart* waktu tunda. Jika penyalaan waktu tunggu 50us lebih kecil dari *VTS<VEXT_BIAS_DET* data akan dikirim langsung pada penghitung selisih *threshold selector restart* waktu tunda dan mengeset status *thermisthor* menjadi terbuka (Open) sampai siklus waktu lengkap selama 4s dan memulai ulang siklus dari awal. Jika VTS>VTH_OPEN AND pengecekan sebelumnya (otherm_hit) =1, maka data akan dikirim pada proses selanjutnya, update otherm_hit komparator output menjadi status *open thermistor* jika diperlukan dan selisih ambang selektor mengulang waktu tunda tunggu 50us, kondisi *VTS<VTH_SHORT AND* pengecekan sebelumnya (*stherm_hit*) tidak =1. Dengan mengatur status thermistor siklus waktu tunggu dan proses akan mengulang siklus dengan menonaktifkan VTSB dan mengaktifkan CHGST detector serta melepaskan penunda waktu. Jika *VTS<VTH_SHORT AND* pengecekan sebelumnya (stherm_hit) = 1, selanjutnya update *otherm_hit* dengan output komparator, status *thermistor* terbuka jika diperlukan dan selektor kenaikan ambang

mengulang waktu tunda 50ms. Jika *VTS<VTHHOT AND* pengecekan sebelumnya (Otherm_Hit) tidak sama dengan 1. Kemudian mengatur suhu dan menunggu siklus waktu lengkap, menonaktifkan VTSB dan mengaktifkan CHGST serta melepaskan penunda waktu dan siklus berulang. Jika VTS<VTHHOT AND pengecekan sebelumnya (Otherm_Hit) -1, update Otherm_Hit dengan output komparator dan status thermistor terbuka jika diperlukan. Proses selanjutnya menunggu siklus waktu lengkap dan mengulang siklus dari awal dan seterusnya.

Uraian Singkat Gambar

Untuk memahami perwujudan-perwujudan dari invensi ini maka disertakan pula gambar yang menyertainya yaitu:

Gambar 1 adalh diagram blok dari *battery management system* (BMS) sesuai dengan invensi ini;

Gambar 2 rangkaian detil dari *battery management system* (BMS) sesuai dengan invensi ini; dan

Gambar 3 adalah metode *battery management system* (BMS) sesuai dengan invensi ini.

Uraian Lengkap Invensi

Battery Management System (BMS) saat ini merupakan komponen elektronika yang sangat penting pada saat melakukan pengisian ulang suatu baterai. BMS memiliki fungsi menjaga keamanan baterai, menentukan dan memprediksi keadaan baterai, mengendalikan pengisian (*charging*) dan pengosongan (*discharging*) baterai, mengatur keseimbangan sel baterai, manajemen temperature baterai, memberikan informasi mengenai status dan kondisi baterai pada pengguna, dan memperkirakan umur baterai.

Untuk menjelaskan invensi ini akan secara lengkap diuraikan dengan mengacu pada gambar-gambar yang dilampirkan.

Mengacu pada Gambar 1, diperlihatkan diagram blok dari *battery management system* (BMS) pada *smart charger* untuk pengisian (*charging*) cepat baterai yang terdiri dari: prosesor (10); memori (20); bagian input-output (I/O) (30); dan *Boost Converter* (40).

Masih mengacu pada Gambar 1, prosesor (10) yang digunakan adalah tipe IC Arduino yang berfungsi untuk melakukan proses masukan dan keluaran untuk pengisian baterai. Bagian ini dihubungkan dengan memori (20) jenis RAM (EEPROM) yang berfungsi untuk menyimpan algoritma generator pulsa SPWM pada saat pengisian baterai. Memori dihubungkan dengan bagian I/O (30) yang berfungsi penghubung dengan generator SPWM (50) sebagai pembangkit sinyal SPWM dan juga terhubung ke *Boost Converter* (40) yang berfungsi sebagai penaik tegangan DC ke level yang lebih tinggi sehingga dapat mengisi baterai sesuai lebar pulsa yang diberikan ke input *Boost Converter*. Sumber tegangan dan arus (60) akan menyuplai baterai (70) sesuai dengan perintah sinyal pulsa dari *Boost Converter* (40).

Mengacu pada Gambar 2, yang memperlihatkan detil rangkaian dari *battery management system* (BMS) sesuai dengan invensi ini yang terdiri dari *DC INPUT* 80V *Charger Supply* (501), *CHG FET-NMOS, Negative Charger* (502), *CHG FET-NMOS DRIVER Charger* (503), *COMPARATOR CHARGER* (504), *DC OUTPUT* 71.4V *Discharger* (505), *DSG FET-NMOS, Negative Discharger*(506), *DSC FET-NMOS DRIVER Charger* (507), *COMPARATOR Discharger* (508), *OC/SC Recovery Circuit* (509), *COMPARATOR CHG ST* (510), *WAKEUP Circuit* (511), *EEPROM R/W, Interface, 12 Serial & Test Mode Control* (512), *EEPROM* (513), *POR/STARTUP UVLO* (514), *CONTROL LOGIC* (515), *PROGRAMMABLE Charge Short Circuit Comparator* (516), *PROGRAMMABLE Delay* (517), *PROGRAMMABLE Discharge Short Circuit Comparator* (518), *PROGRAMMABLE Delay*(519), *PROGRAMMABLE Discharge Over Current Comparator* (520), *PROGRAMMABLE Delay* (521) (523) (525),

PROGRAMMABLE OV Comparator (522), *PROGRAMMABLE UV Comparator* (524), *MULTI LEVEL TEMP Comparator* (526), 3.3V LDO (527), *CELL Selection Switches* (528), *BATTERY CHARGE* (529), *INTERFACE* (530), *CLOCK COMPARATOR Analog* (531), *WAKE COMPARATOR Analog* (532), *DELTA-SIGMA ADC Analog* (533), *INTEGRATING COULOMB COUNTER Analog* (534), *CLOCK CONTROL DIVIDE* (535), *INTERRUPT CONTROLLER* (536), *TIMERS GP WHATCHDOG PWM* (537), *GPTO CONTROLLER* (538), *TRIM* (539), *ADC FILTER* (540), *COULOMB COUNTER* (541), *WAKE COMPARATOR CONTROL* (542), 12C *INTERFACE* (543), *HDQ SINGLE WIRE INTERFACE* (544), *CPU NON OVERLAP CONTROLLER* (545), *FLASH PROGRAM CONTROLLER* (546), CPU 2 MHZ (547), SRAM 1K x 8 (548), ROM 6K x 22 (549), *MAIN MEMORY INSTRUCTION FLASH* 16 x 22 (550), *SECURE DATA MAIN MEMORY Data Flash* 1K x 8 (551), *DECRYPT* (552), LDO (553), *POR DETECTION Analog* (554), *RESET CONTROL DIGITAL* (555), *RESET SECURE READ* (556) dan *ENCRYPT* (557).

Masih mengacu pada Gambar 2, dimana rangkaian dari *battery management system* (BMS) tersebu mempunyai cara kerja sebagai berikut, *Battery Management System* (BMS) merupakan sistem pengaturan dan pengendalian arus arus pengisi baterai Lithium Ion, untuk mengatur pemerataan arus pengisian dan proteksi terhadap arus hubung singkat, *under voltage*, *over voltage* dan *over current*. Tegangan *supply charge* 80V fase positif suplai dihubungkan secara langsung (Direct) ke jalur Positif baterai (529). Sedangkan tegangan suplai charge 80V fase negatif diumpan ke DC input fase negatif *charge* (502), kemudian diteruskan ke fase negatif baterai (502) melewati CHG FETNMOS (transistor FET type N) untuk Negative Charge (502) dan diteruskan ke fase negatif baterai (529) dengan kendali CHG FET-NMOS Driver (504) dengan kendali Control Logic (515). Berdasarkan logic charge terkondisi atas logic masukan dari rasio yang meliputi :

A. *Over Voltage Comparator* (522) dan rangkaian tunda (523).

B. *Under Voltage Comparator* (524) dan rangkaian tunda (525).

C. Multi Level Temp Comparator.

Hasil proses data dari Control Logic (515) diteruskan ke CHG FET-NMOS Driver (503) yang berfungsi *open/close* sebagai switch penghubung fase negatif dari Input *charge* (501) dan Cell Selection Switches (528) yang bertugas mengkondisikan pemerataan arus baterai. Tegangan Keluaran Baterai Discharge 71.4V Fase Positive dihubungkan secara langsung (Direct) pada jalur positif baterai (529) sedangkan tegangan Discharge 71.4V fase negatif keluaran pada DC output fase negatif Discharge (505) merupakan keluaran dari baterai (529) melewati DSG FETNMOS Negatif Discharge (506) kemudian diteruskan ke fase negatif DC OUT (Discharge) (505) dan dikontrol oleh Control Logic (515). Berdasarkan logic Discharge terkondisi atas logic masukan dari rasio yang meliputi :

A. *Programmable Charge Short Circuit Comparator* (516) dan rangkaian tunda (517).

B. *Programmable Discharge Short Circuit Comparator* (518) dan rangkaian tunda (519).

C. *Programmable Discharge Over Current Comparator* (520) dan rangkaian tunda (521).

Tegangan baterai di monitor oleh POR/START UP UVLO (514). Dan tegangan regulasi monitor 3.3V LDO (527) diteruskan melalui interface (530) ke LDO (553), POR DETEWCTION ANALOG (554) dan Reset Secure Read (556). Informasi data dikirim ke Clock Comparator Analog (531), Wake Comparator Analog (532), Delta-Sigma ADC (533) dan Integrating Coulomb Analog (534), bersamaan data dari masukan general purpuse I/O ADC INPUT CONTROL (538). Data Analog dikirim ke Coulomb Counter (541) dan ADC Filter (540) diteruskan pada Interupt Controller/Kontrol Sela (536). Data juga dikirim ke Clock Control Divide/Kontrol clock Pembagi (535) dan Timers GP Watchdog PWM (537). Kemudian dicampurkan ke keluaran GPIO Controller (538). Data Analog dari Clock Control

Divide (535) selanjutnya diproses oleh CPU NON OVERLAP CLOC Generator (545). Jika Reset Parsial terdeteksi Checksum SRAM (548) dihasilkan dan dibandingkan dengan Checksum yang tersimpan sebelumnya, jika nilai Checksum tidak sesuai dengan SRAM (548) akan diinisialisasi sisi ulang (Full Reset). Checksum yang tersimpan akan diperbaiki setiap kali SRAM (548) diubah. Data Flash Program Controller (546) dikirim ke Data Flash Main Memory (551). Data dari Instruction Flash Main Memory (550) dan ROM (549) dikirim dan diproses oleh CPU 2MHz (547) dan dikirim kembali ke CPU Non Overlap Clock Generator (545)Dari Secure Data (551) keluaran diteruskan ke Decrypt (552) kemudian dikirim ke Reset Secure Red (556) Flash Program Controller (546) seterusnya ke Main memory Instruction Flash 16 x 22 (550), trim (539), ADC Filter (540), Coulomb Counter (541), Wake Comparator Control (542), Clock Control Divide (535), Interupt Controller (536), CPU 2 MHZ (547), 12C Interface (543), SRAM 1K x 8 (548), Timers GP Whatchdog PWM (537), HDQ Single Wire Interface (544) dan terakhir GPIO Controller (538). Data selanjutnya dikirim ke EEPROM R/W Interface 12C Serial & Test Mode Control (512) kemudian diteruskan ke EEPROM (513), SCLOCK data GPIO Control (538) dikirim ke Wakeup Circuit (511) melewati Comparator (510). Dari hasil proses keseluruhan data dan Control Logic (515), data dikirim ke Processor Cell Selection Switches (528) untuk kendali Charging Battery (529). Sedangkan data logic Discharge diteruskan ke DSG FET NMOS (Transistor FET Type N) Drive (507) dan Negative Discharge Output (506).

Mengacu pada Gambar 3 dimana metode BMS sesuai dengan invensi ini terdiri dari Start-Device reset, jika data korelasi parsial terdeteksi oleh perangkat reset dan data dikirim ke Generated Active RAM, Checksum Value dan hasil keluaran Checksum RAM dibandingkan denganChecksum yang tersimpan sebelumnya

(Stored Checksum) jika nilai Checksum tidak sesuai, RAM akan diinisialisasi ulang (Reset Total) Re-Initialize (all RAM) Checksum yang tersimpan akandiperbarui setiap kali RAM diubah. Apabila seluruh Checksum Match maka data akan diinisialisasi Threshold Selector,VTSB dinon aktifkan dan CHGST detector diaktifkan serta melepaskan penunda waktu dan menyalakan waktu tunggu 50ms. Pengaturan VTSB Aktif dan menon aktifkan detector logic CHGST, menghitung selisih Threshold Selector restart waktu tunda. Jika penyalaan waktu tunggu 50us lebih kecil dari VTS<VEXT_BIAS_DET data akan dikirim langsung pada penghitung selisih Threshold Selector Restart waktu tunda dan mengeSET status Thermisthor menjadi terbuka (Open) sampai siklus waktu lengkap selama 4s dan memulai ulang siklus dari awal. Jika VTS>VTH_OPEN AND pengecekan sebelumnya (Otherm_Hit) =1, maka data akan dikirim pada proses selanjutnya, update Otherm_Hit komparator output menjadi status Open Thermistor jika diperlukan dan selisih ambang selektor mengulang waktu tunda tunggu 50us, kondisi VTS<VTH_SHORT AND pengecekan sebelumnya (Stherm_Hit) tidak = 1. Dengan mengatur status thermistor siklus waktu tunggu dan proses akan mengulang siklus dengan menonaktifkan VTSB dan mengaktifkan CHGST detector serta melepaskan penunda waktu. Jika VTS<VTH_SHORT AND pengecekan sebelumnya (Stherm_Hit) = 1, selanjutnya update Otherm_Hit dengan output komparator, status thermistor terbuka jika diperlukan dan selektor kenaikan ambang mengulang waktu tunda 50ms. Jika VTS<VTHHOT AND pengecekan sebelumnya (Otherm_Hit) tidak sama dengan - 1. Kemudian mengatur suhu dan menunggu siklus waktu lengkap, menonaktifkan VTSB dan mengaktifkan CHGST serta melepaskan penunda waktu dan siklus berulang. Jika VTS<VTHHOT AND pengecekan sebelumnya (Otherm_Hit) -1, update Otherm_Hit dengan output komparator dan status thermistor terbuka jika diperlukan. Proses selanjutnya menunggu

siklus waktu lengkap dan mengulang siklus dari awal dan seterusnya.

Meskipun perwujudan yang disukai pada invensi ini telah diungkapkan di atas, namun demikian dimengerti dan dipahami oleh orang yang ahli di bidangnya bahwa variasi atau modifikasi terhadap invensi ini dapat dilakukan dan klaim-klaim yang diinginkan dimaksud untuk dapat mencakup modifikasi-modifikasi tersebut dengan tidak membatasi ruang lingkup invensi ini.

Klaim

1. Suatu *battery management system* (BMS) pada *smart charger* untuk pengisian cepat baterai yang terdiri dari:

suatu prosesor (10);

suatu memori (20) yang terhubung dengan prosesor (20);

suatu bagian Input-Output (I/O) (30) yang terhubung dengan memori (20) dan suatu generator pulsa SPWM *(sinusoidal pulse width modulation)*;

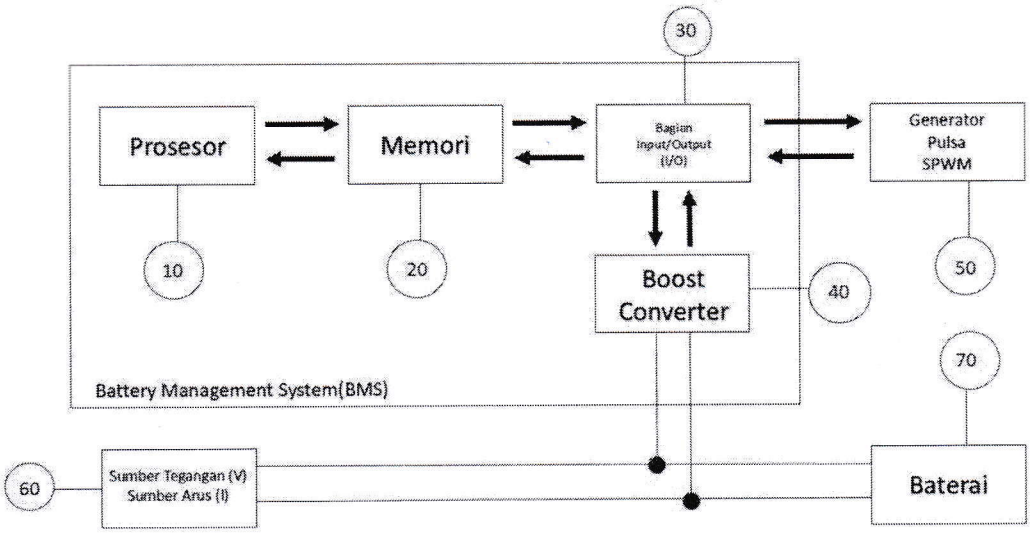
suatu *Boost Converter* (40) yang terhubung dengan bagian Input-Output (I/O) (30) dan terhubung dengan suatu sumber tegangan dan arus dan baterai,

dicirikan dimana prosesor (10) mengendalikan pulsa SPWM *(sinusoidal pulse width modulation)* dari generator pulsa SPWM tersebut untuk pengisian cepat suatu baterai.

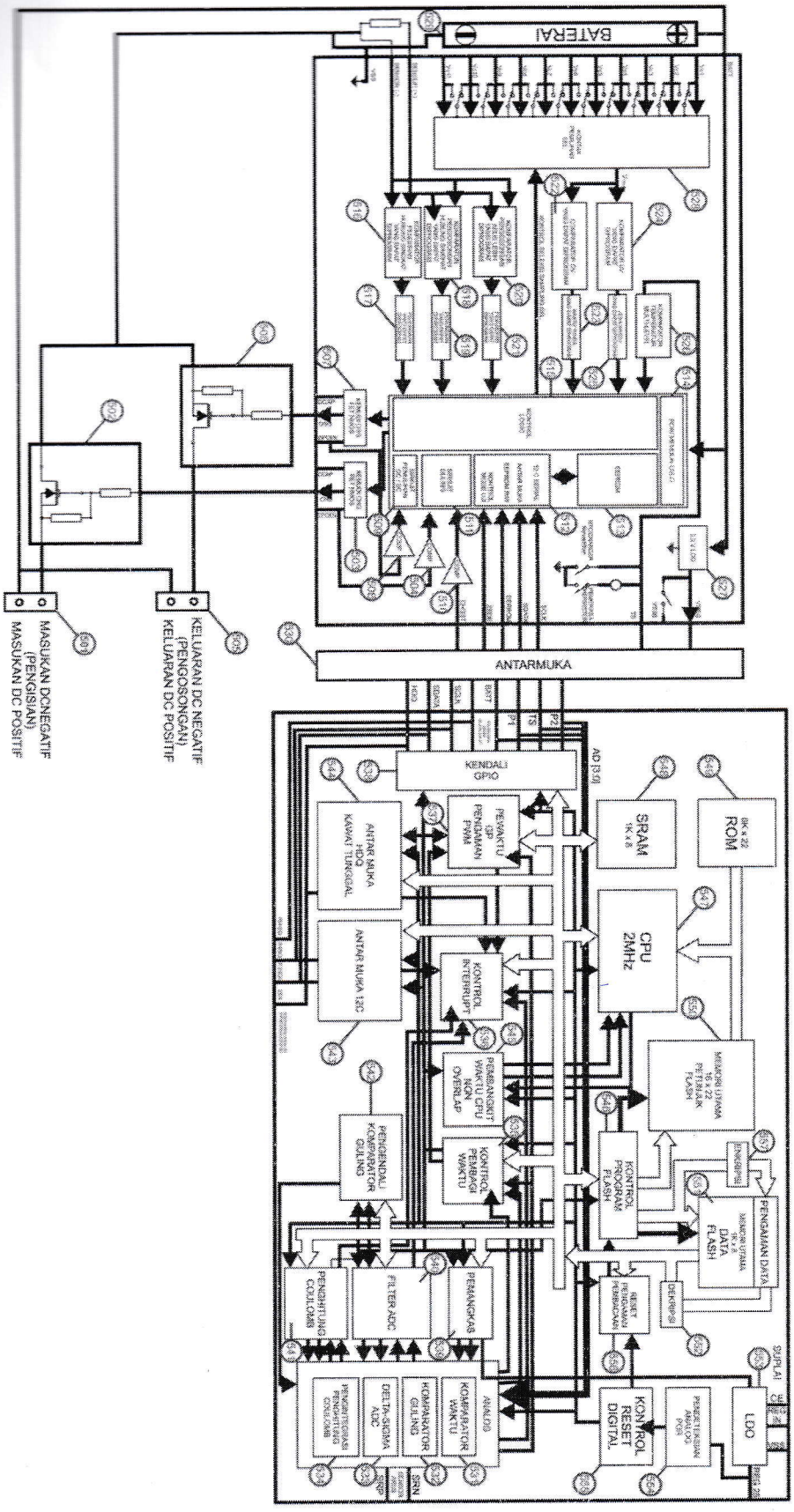
Abstrak

BATTERY MANAGEMENT SYSTEM (BMS) PADA SMART CHARGER UNTUK PENGISIAN CEPAT BATERAI

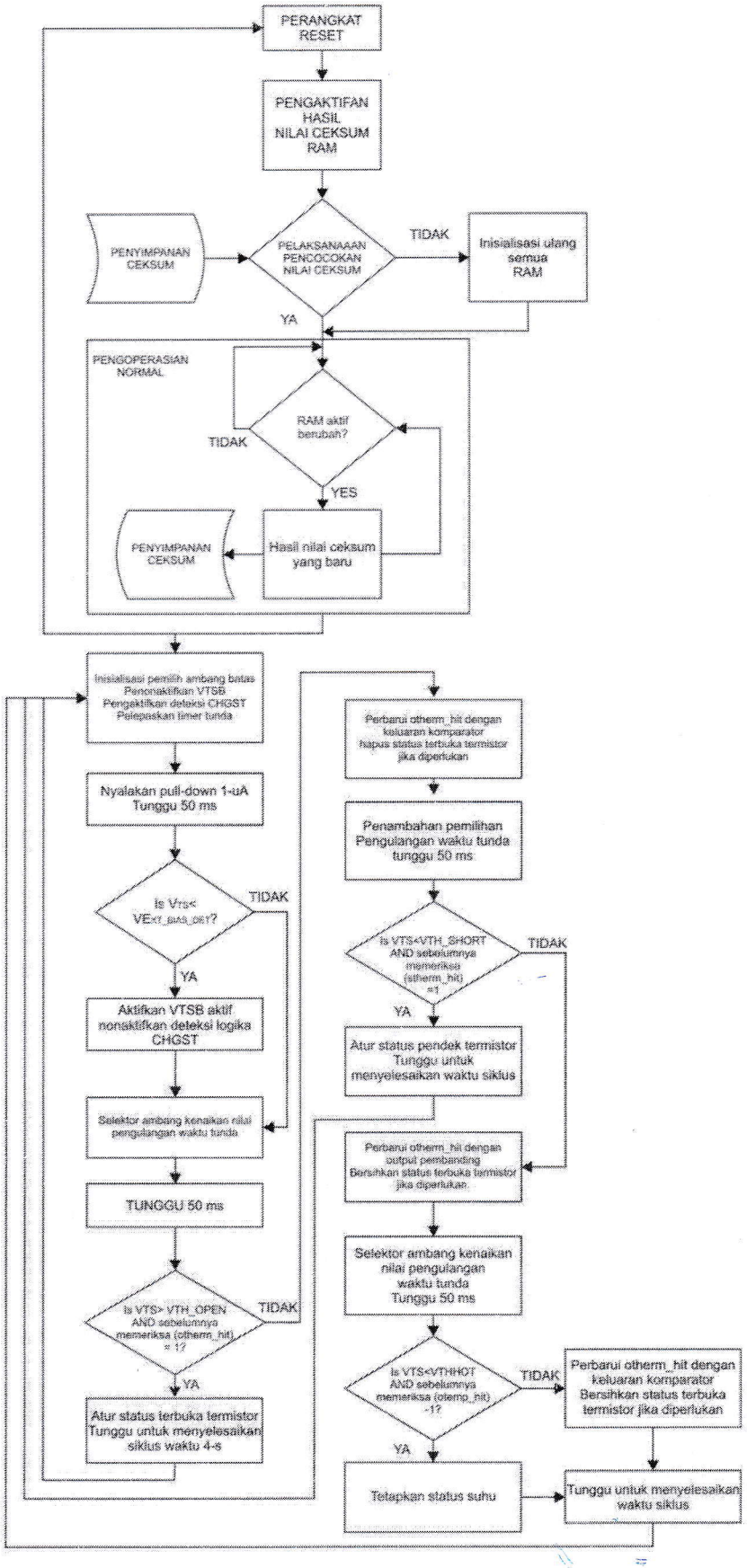
Invensi ini berhubungan dengan *battery management system* (BMS) pada *smart charger* untuk pengisian cepat baterai yang terdiri dari suatu prosesor, suatu memori yang terhubung dengan prosesor tersebut, suatu bagian Input-Output (I/O) yang terhubung dengan memori dan generator pulsa SPWM *(sinusoidal pulse width modulation)*; suatu *Boost Converter* yang terhubung dengan bagian Input-Output (I/O) dan terhubung dengan sumber tegangan dan arus dan baterai. Prosesor tersebut mengendalikan pulsa-pulsa SPWM dari generator pulsa SPWM untuk pengisian cepat baterai. Kelebihan dari BMS ini dapat digunakan untuk semua jenis baterai. Lebih lanjut dengan BMS ini baterai yang diisi ulang tidak cepat panas sehingga menambah daya tahan baterai.


30
Prosesor
Memori
Bagian Input/Output (I/O)
Generator Pulsa SPWM
10
20
Boost Converter
40
50
70
Battery Management System(BMS)
60
Sumber Tegangan (V)
Sumber Arus (I)
Baterai

Gambar 1


BATERAI
ANTARMUKA
MASUKAN DC NEGATIF
(PENGISIAN)
MASUKAN DC POSITIF
KELUARAN DC NEGATIF
(PENGOSONGAN)
KELUARAN DC POSITIF
KENDALI GPIO
ANTAR MUKA HDQ KAWAI TERGAGAL
PEMANTAU PENGAMAN PWM
ANTAR MUKA I2C
KONTROL INTERRUPT
PEMBANGKIT WAKTU CPU NON OVERLAP
PENGENDALI KOMPARATOR GULUNG
KONTROL PEMBAGI WAKTU
SRAM
ROM
CPU 2MHz
MEMORI UTAMA
KONTROL PROGRAM FLASH
PENGAMAN DATA
PENGHITUNG COULOMB
FILTER ADC
PEMANGKAS
KOMPARATOR GULUNG
KOMPARATOR WAKTU
KONTROL RESET DIGITAL
LDO

Gambar 2


PERANGKAT RESET
PENGAKTIFAN HASIL NILAI CEKSUM RAM
PENYIMPANAN CEKSUM
PELAKSANAAN PENCOCOKAN NILAI CEKSUM
TIDAK
Inisialisasi ulang semua RAM
YA
PENGOPERASIAN NORMAL
RAM aktif berubah?
TIDAK
YES
PENYIMPANAN CEKSUM
Hasil nilai ceksum yang baru
Inisialisasi pemilih ambang batas
Penonaktifkan VTSB
Pengaktifkan deteksi CHGST
Pelepaskan timer tunda
Nyalakan pull-down 1-uA
Tunggu 50 ms
Is VTS< VEXT_BIAS_DET?
TIDAK
YA
Aktifkan VTSB aktif
nonaktifkan deteksi logika CHGST
Selektor ambang kenaikan nilai pengulangan waktu tunda
TUNGGU 50 ms
Is VTS> VTH_OPEN AND sebelumnya memeriksa (otherm_hit) = 1?
TIDAK
YA
Atur status terbuka termistor
Tunggu untuk menyelesaikan siklus waktu 4-s
Perbarui otherm_hit dengan keluaran komparator
hapus status terbuka termistor jika diperlukan
Penambahan pemilihan Pengulangan waktu tunda
tunggu 50 ms
Is VTS<VTH_SHORT AND sebelumnya memeriksa (otherm_hit) =1
TIDAK
YA
Atur status pendek termistor
Tunggu untuk menyelesaikan waktu siklus
Perbarui otherm_hit dengan output pembanding
Bersihkan status terbuka termistor jika diperlukan
Selektor ambang kenaikan nilai pengulangan waktu tunda
Tunggu 50 ms
Is VTS<VTHHOT AND sebelumnya memeriksa (otemp_hit) -1?
TIDAK
YA
Perbarui otherm_hit dengan keluaran komparator
Bersihkan status terbuka termistor jika diperlukan
Tetapkan status suhu
Tunggu untuk menyelesaikan waktu siklus

Gambar 3